

IAP5 Rec'd PCT/PTO 01 FEB 2006

## 明細書

炭化珪素エピタキシャルウェハ、同ウェハの製造方法及び同ウェハ上に作製された半導体装置

## 技術分野

[0001] 本発明は、炭化珪素の結晶成長によりに得られた高品質な炭化珪素(SiC)エピタキシャルウェハ、同ウェハの製造方法及び同ウェハ上に作製された半導体装置に関する。

## 背景技術

[0002] SiCは多種の結晶構造を持つために、SiC{0001}面のエピタキシャル成長では異なる結晶構造を持つSiCがエピタキシャル成長させた部分に容易に混入する。

また、ステップバンチングや2次元核形成により成長表面の平坦性が失われてしまう。そのため、平坦且つ単一の結晶構造を持つエピタキシャルウェハを作製するためには、従来のエピタキシャルウェハ作製技術では、{0001}面を数3方向に3°～8°傾けたSiC基板(オフ基板)を用いて、その基板上に気相化学成長法(CVD法)を用いてエピタキシャルウェハが作製される(特許文献1参照)。

特許文献1:米国特許第4, 912, 064号

[0003] [数3]

## 〔1120〕

[0004] SiCは、{0001}方向に伸びる結晶欠陥と{0001}方向とは垂直な方向に伸びる結晶欠陥が存在している。そのため、上記特許文献1に記載されている技術に基いてエピタキシャルウェハを作製すると、基板中に存在する両方の結晶欠陥がエピタキシャル成長させた部分にまで伝播するために、ウェハ中の欠陥を低減することが困難である。この様子を図1aに示す。

[0005] また、SiCのエピタキシャルウェハ作製においては(0001)Si面がエピタキシャル成長に用いられる。しかしながら、(0001)Si面はオフ基板の角度が小さくなるに従い、エピタキシャル成長時にステップバンチングや2次元核形成が生じ、エピタキシャル成長表面の平坦性が失われてしまう。

## 発明の開示

### 発明が解決しようとする課題

[0006] 以上の問題に鑑み、本発明の目的は、SiCエピタキシャルウェハ中の結晶欠陥を低減しながら表面の平坦性の高いエピタキシャルウェハを作製する方法、これによつて得られたSiCエピタキシャルウェハ、及び同ウェハ上に作製された半導体装置を提供することにある。

### 課題を解決するための手段

[0007] 本発明者は、SiC基板の{0001}面からのオフ角を調整し、また成長圧力及び原料ガスの組成比を制御することによって上記の欠陥を低減できることを見いだし、本発明を完成させた。

[0008] すなわち、本発明は、以下の発明を提供する。

- 1)  $\alpha$ 型の結晶構造を持つ炭化珪素の{0001}面から $1^\circ$ 未満オフした基板上に形成したことを特徴とする炭化珪素エピタキシャルウェハ。2) 数4面の基板上に形成したことを特徴とする上記1記載の炭化珪素エピタキシャルウェハ。3) 4Hの結晶構造を持つ炭化珪素基板を用いることを特徴とする上記1又は2記載の炭化珪素エピタキシャルウェハ。4) 平坦な表面を備えていることを特徴とする上記1～3のいずれかに記載の炭化珪素エピタキシャルウェハ。5) 上記1～4のいずれかに記載のエピタキシャルウェハ上に作製されたことを特徴とする半導体装置。6) 炭化珪素エピタキシャルウェハの製造方法において、 $\alpha$ 型の結晶構造を持つ炭化珪素の{0001}面から $1^\circ$ 未満オフした基板上に炭化珪素をエピタキシャル成長させることを特徴とする炭化珪素エピタキシャルウェハの製造方法。7) 数5面の基板上に、炭化珪素をエピタキシャル成長させることを特徴とする上記6記載の炭化珪素エピタキシャルウェハの製造方法。8) 4Hの結晶構造を持つ炭化珪素基板上に、炭化珪素をエピタキシャル成長させることを特徴とする上記6又は7記載の炭化珪素エピタキシャルウェハの製造方法。9) 基板表面を $1400^\circ\text{ C}$ ～ $1600^\circ\text{ C}$ の水素ガスとプロパンガスの混合ガスにより清浄化することを特徴とする上記6～8のいずれかに記載の炭化珪素エピタキシャルウェハの製造方法。10) 基板表面のステップの高さが1nm以下であることを特徴とする上記6～9のいずれかに記載の炭化珪素エピタキシャルウェハの製造方法。11) 炭

化珪素をエピタキシャル成長させるに際して、シランとプロパンの原料ガスを用いることを特徴とする上記6～10のいずれかに記載の炭化珪素エピタキシャルウェハの製造方法。12)炭化珪素をエピタキシャル成長させるに際して、成長圧力を250mbar以下で成長させることを特徴とする上記6～11のいずれかに記載の炭化珪素エピタキシャルウェハの製造方法。13)炭化珪素をエピタキシャル成長させるに際して、CとSiの組成比が1以下である原料ガスを用いることを特徴とする上記6～12のいずれかに記載の炭化珪素エピタキシャルウェハの製造方法。14)上記6～13のいずれかに記載のエピタキシャル成長によって製造された炭化珪素エピタキシャルウェハ。15)上記14に記載の炭化珪素エピタキシャルウェハ上に作製されたことを特徴とする半導体装置。

[0009] [数4]

(0001) C

[0010] [数5]

(0001) C

### 発明の効果

[0011] 本発明によると、SiCエピタキシャルウェハ中の結晶欠陥を低減しながら表面の平坦性の高いエピタキシャルウェハを作製できるという優れた効果を有する。

### 図面の簡単な説明

[0012] [図1]図1はウェハ中の欠陥の発生と低減化の様子を説明する図であり、1a:オフウェハを、1b:ゼロオフウェハを示す図である。

[図2]図2は本発明の成長プロセスの概略説明図である。

[図3]図3はSiC基板の清浄化面の原子間力顕微鏡像を示す図であり、3a:平面像、3b:断面像を示す。

[図4]図4は本発明を用いて作製したエピタキシャルウェハの表面図である。

[図5]図5は本発明を用いて作製したエピタキシャルウェハ中の結晶欠陥低減の例を示すX線回折写真であり、5a:SiC基板を、5b:エピタキシャルウェハをそれぞれ示す。

す。

[図6]図6は本発明のSiC基板の歩留まり向上の説明図である。

### 符号の説明

- [0013] (1){0001}方向に伸びる結晶欠陥
- (2){0001}方向とは垂直な方向に伸びる結晶欠陥
- (3) 切り代

### 発明を実施するための最良の形態

- [0014] 本発明では、上記のように{0001}面からのオフ角が $1^{\circ}$  未満のSiC基板を用いてエピタキシャルウェハを作製することによって、図1bに示すように、基板中に存在する{0001}方向とは垂直な方向に伸びる欠陥がエピタキシャル成長させた部分に伝播することを抑制し、エピタキシャルウェハ中の結晶欠陥を低減させることができる。
- [0015] 特に、エピタキシャルウェハ表面の平坦性を高めるために、上記エピタキシャル成長を数6面に対して行うことが望ましい。

また、成長圧力を250mbar以下に制御し、且つ原料ガスのCとSiの組成比を1以下になるように原料ガスの流量を制御すること、すなわち、数7面を用いながら成長圧力を250mbar以下、原料ガスのCとSiの組成比を1以下に制御することによりステップバンチングや2次元核形成による成長表面の平坦性の劣化を抑制し、エピタキシャルウェハ表面の平坦性が高く、且つ結晶欠陥を低減させたウェハを作製することができる。

- [0016] [数6]

**(000 $\bar{1}$ ) C**

- [0017] [数7]

**(000 $\bar{1}$ ) C**

- [0018] 図4(下記実施例の写真を援用)に、5時間の成長を行ったエピタキシャルウェハの表面を示すが、数8面を用いることによりステップバンチングや2次元核形成による表面の荒れはなく、平坦な表面が形成される。

図5aに、比較のためにSiC基板中に存在する欠陥を示すが、SiC基板中には白点で見える{0001}方向に伸びる結晶欠陥の他に、線状に見える{0001}方向とは垂直な方向に伸びる結晶欠陥が存在する。

[0019] [数8]

## (0 0 0 1) C

[0020] しかし、本発明では、図5b(下記実施例の写真を援用)に示すように、SiC基板中に存在していた線状の欠陥がエピタキシャルウェハ中では、ほとんど見えなくなり、欠陥が低減する。このように、本発明を用いることによりSiCエピタキシャルウェハ中の結晶欠陥を低減しながら表面の平坦性の高いエピタキシャルウェハを作製することが可能である。

[0021] また、本発明はSiC基板の歩留まりの向上が可能である。一般に、SiCのインゴットは{0001}方向に成長して作製される。このインゴットから $8^\circ$  オフのSiC基板を切り出す場合、直径75mm(3インチ)のインゴットであれば、図6aに示すような切代が出ることになる。

一方、本発明によりSiC基板のオフ角が $1^\circ$  未満でエピタキシャル成長が可能になると図6bのようにSiC基板を切り出す際の切代がほとんど出なくなり、歩留まりが向上する。

[0022] さらに、本発明により作製したエピタキシャルウェハ上にpinダイオードを作製することにより、本半導体装置の順方向電圧印加時の長期信頼性を改善することができる。オフ基板上に作製したSiCのPinダイオードではエピタキシャルウェハ中に{0001}方向とは垂直な方向に伸びる結晶欠陥の存在により、長時間にわたって順方向に電圧を印加すると順方向の電流が減少してしまう。

しかし、本発明により作製したエピタキシャルウェハでは、上記の通りエピタキシャルウェハにおける{0001}方向とは垂直な方向に伸びる結晶欠陥が低減しているために、長時間にわたって順方向に電圧を印加しても順方向の電流が減少せず、高い信頼性を得ることができるという著しい効果がある。

[0023] また、本発明により作製したエピタキシャルウェハ上にMOSFETを作製することに

より、本半導体装置のチャンネル抵抗を低減することができる。

すなわち、従来の3°～8°のオフ角を持ったエピタキシャルウェハ上に作製したMOSFETに比較して、本発明により作製したエピタキシャルウェハ上に作製したMOSFETでは酸化膜/半導体界面の乱れを小さくすることが可能である。

その結果、チャンネル移動度が大きくなり本半導体装置のチャンネル抵抗を低減することができる。

以下、実施例により、本発明を更に詳細に説明する。

### 実施例

[0024] 本実施例の一連の成長プロセスの概念図を図2に示す。結晶成長用基板として数9面から数10方向に0.5°傾いた4H-SiC基板を使用した。

この基板を横型の気相化学成長装置(CVD装置)の反応管内に設置したのち、反応管内に水素ガスを40slm流しながらその反応管内の圧力を250mbarに制御した。

この状態で高周波加熱によりSiC基板を加熱し、1500°Cからプロパンガスを3.3sccm流しながら、1600°Cまで加熱した。1600°Cまで加熱後、その状態を3分間維持し、SiC基板表面を清浄化した。

[0025] [数9]

(0001) C

[0026] [数10]

[1120]

[0027] 図3に、清浄化したSiC基板表面の原子間力顕微鏡像を示す。図3aは平面像で、ステップが規則正しく並んでいる。その高さは図3bの断面像から0.7nmである。

このような清浄表面作製後、シランガスを6.67sccm、プロパンガスを1.334sccm導入することにより原料ガスのCとSiの組成比を0.6に制御して、本SiC基板上にエピタキシャル成長を行い、エピタキシャルウェハを作製した。

[0028] 図4に、5時間の成長を行ったエピタキシャルウェハの表面を示す。数11面を用いることによりステップバンチングや2次元核形成による表面の荒れはなく、平坦な表面

が形成された。

また、本実施例により得られたエピタキシャルウェハは、図5bに示すように、SiC基板中に存在していた線状の欠陥がエピタキシャルウェハ中では、ほとんど見えなくなつており、欠陥が低減していた。

[0029] [数11]

(0001) C

[0030] 上記から明らかなように、本発明を用いることによりSiCエピタキシャルウェハ中の結晶欠陥を低減しながら表面の平坦性の高いエピタキシャルウェハを作製することが可能であることが確認できた。

本実施例では4H-SiCを用いたが、6H-SiCでも同様に可能である。また、本実施例では数12方向にオフした基板を用いたが、オフの方向には依存せずに、実施することが可能である。

[0031] [数12]

[1120]

産業上の利用可能性

[0032] 本発明によると、SiCエピタキシャルウェハ中の結晶欠陥を低減しながら表面の平坦性の高いエピタキシャルウェハを作製することが可能であり、SiC基板を切り出す際の切代がほとんど出なくなり、歩留まりが向上する。また、長時間にわたって順方向に電圧を印加しても順方向の電流が減少せず、高い信頼性を得ることができるという著しい効果があり、さらにエピタキシャルウェハ上に作製したMOSFETでは酸化膜/半導体界面の乱れを小さくすることが可能であり、チャンネル移動度が大きくなるので半導体装置のチャンネル抵抗を低減することができるという優れた効果があるので、半導体装置等の材料として極めて有用である。

## 請求の範囲

[1]  $\alpha$ 型の結晶構造を持つ炭化珪素の{0001}面から $1^\circ$ 未満オフした基板上に形成したことを特徴とする炭化珪素エピタキシャルウェハ。

[2] 数1面の基板上に形成したことを特徴とする請求項1記載の炭化珪素エピタキシャルウェハ。

[数1]

**(0001) C**

[3] 4Hの結晶構造を持つ炭化珪素基板を用いることを特徴とする請求項1又は2記載の炭化珪素エピタキシャルウェハ。

[4] 平坦な表面を備えていることを特徴とする請求項1～3のいずれかに記載の炭化珪素エピタキシャルウェハ。

[5] 請求項1～4のいずれかに記載のエピタキシャルウェハ上に作製されたことを特徴とする半導体装置。

[6] 炭化珪素エピタキシャルウェハの製造方法において、 $\alpha$ 型の結晶構造を持つ炭化珪素の{0001}面から $1^\circ$ 未満オフした基板上に炭化珪素をエピタキシャル成長させることを特徴とする炭化珪素エピタキシャルウェハの製造方法。

[7] 数2面の基板上に、炭化珪素をエピタキシャル成長させることを特徴とする請求項6記載の炭化珪素エピタキシャルウェハの製造方法。

[数2]

**(0001) C**

[8] 4Hの結晶構造を持つ炭化珪素基板上に、炭化珪素をエピタキシャル成長させることを特徴とする請求項6又は7記載の炭化珪素エピタキシャルウェハの製造方法。

[9] 基板表面を $1400^\circ\text{ C}$ ～ $1600^\circ\text{ C}$ の水素ガスとプロパンガスの混合ガスにより清浄化することを特徴とする請求項6～8のいずれかに記載の炭化珪素エピタキシャルウェハの製造方法。

[10] 基板表面のステップの高さが $1\text{ nm}$ 以下であることを特徴とする請求項6～9のいずれかに記載の炭化珪素エピタキシャルウェハの製造方法。

- [11] 炭化珪素をエピタキシャル成長させるに際して、シランとプロパンの原料ガスを用いることを特徴とする請求項6～10のいずれかに記載の炭化珪素エピタキシャルウェハの製造方法。
- [12] 炭化珪素をエピタキシャル成長させるに際して、成長圧力を250mbar以下で成長させることを特徴とする請求項6～11のいずれかに記載の炭化珪素エピタキシャルウェハの製造方法。
- [13] 炭化珪素をエピタキシャル成長させるに際して、CとSiの組成比が1以下である原料ガスを用いることを特徴とする請求項6～12のいずれかに記載の炭化珪素エピタキシャルウェハの製造方法。
- [14] 請求項6～13のいずれかに記載のエピタキシャル成長によって製造された炭化珪素エピタキシャルウェハ。
- [15] 請求項14に記載の炭化珪素エピタキシャルウェハ上に作製されたことを特徴とする半導体装置。

[図1]

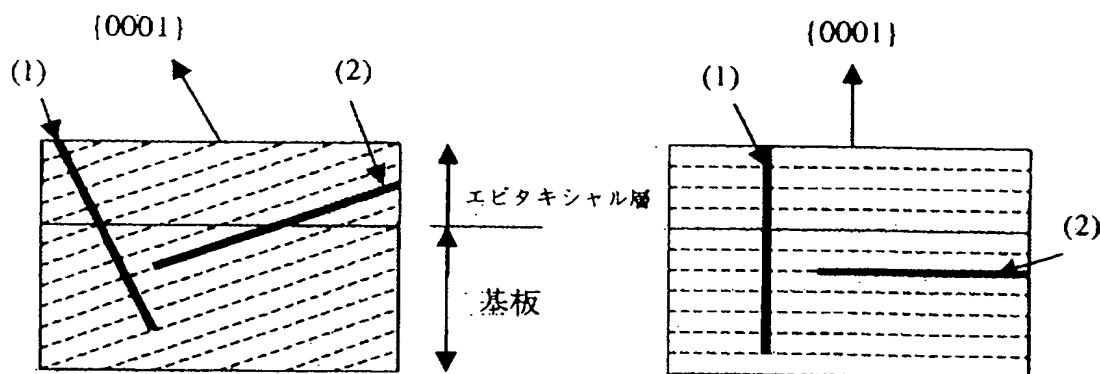
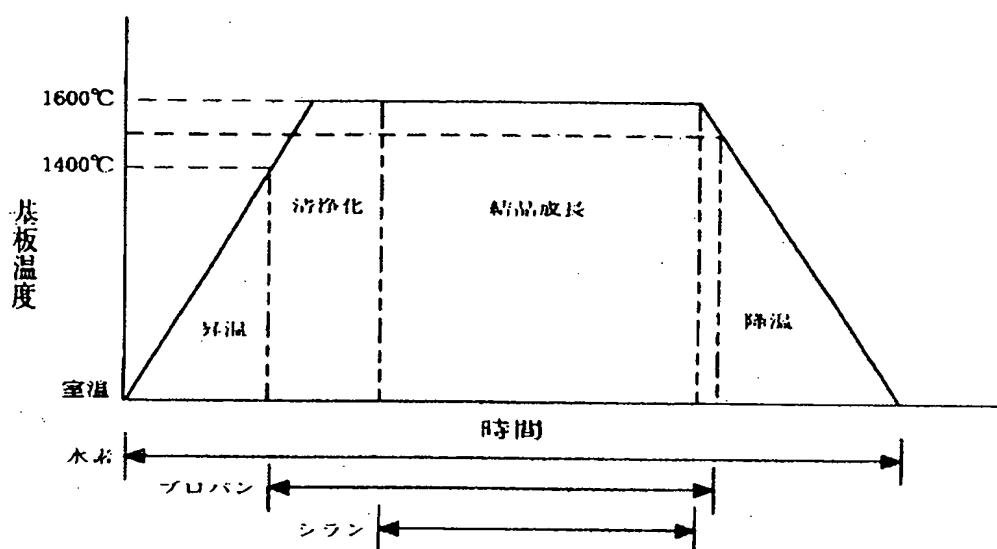


図 1a

図 1b

[図2]



[図3]

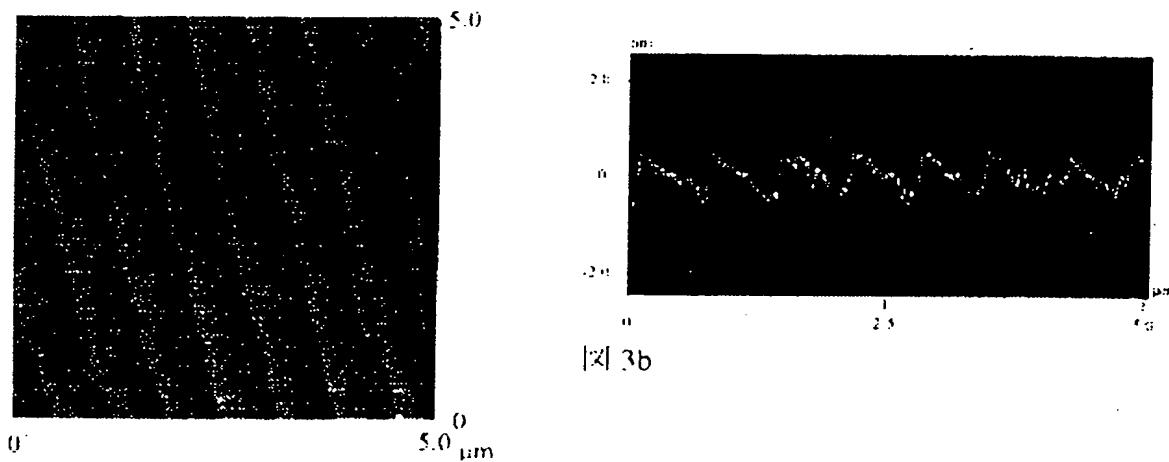
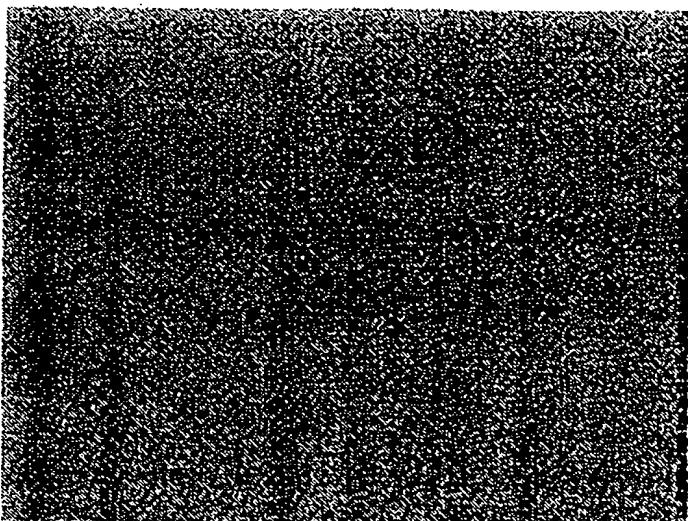


図 3a

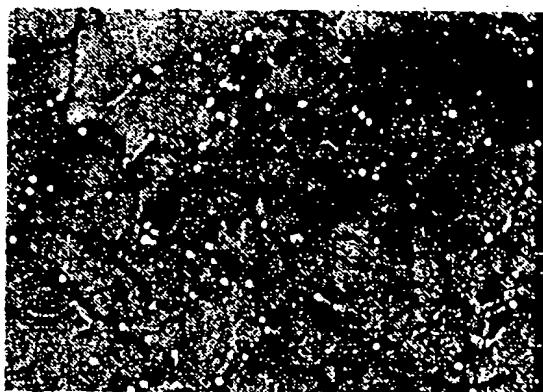
図 3b

BEST AVAILABLE COPY

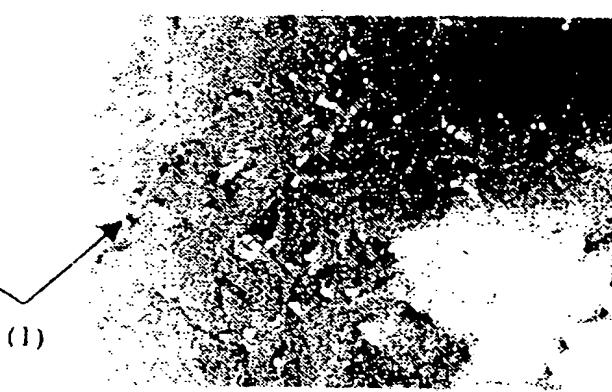
[図4]



[図5]

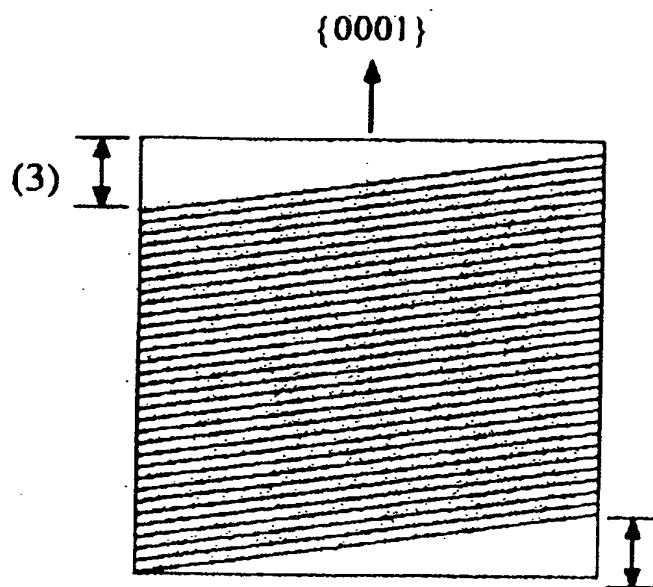


[図5a]

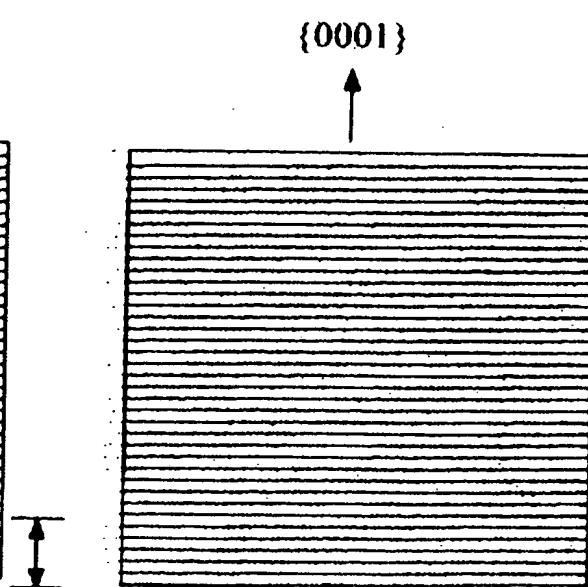


[図5b]

[図6]



[図6a]



(3)

[図6b]

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/011894

## A. CLASSIFICATION OF SUBJECT MATTER

Int.C1<sup>7</sup> H01L21/205, C23C16/42, C30B29/36, H01L29/16

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.C1<sup>7</sup> H01L21/205, C23C16/42, C30B29/36, H01L29/16

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 4912064 A (NORTH CAROLINA STATE UNIVERSITY), 27 March, 1990 (27.03.90), Column 1, lines 56 to 66 & US 5011549 A	1-8, 11, 13-15
Y	JP 2003-137694 A (Nippon Steel Corp.), 14 May, 2003 (14.05.03), Par. Nos. [0023], [0024] (Family: none)	1-8, 11, 13-15
Y	JP 2003-502857 A (Advanced Technology Materials, Inc.), 21 January, 2003 (21.01.03), Claims & WO 2000/079570 A2 & US 6329088 B1	1-8, 11, 13-15

 Further documents are listed in the continuation of Box C. See patent family annex.

\* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search  
08 December, 2004 (08.12.04)Date of mailing of the international search report  
28 December, 2004 (28.12.04)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.